⑩特許出願公開

@ 公 開 特 許 公 報 (A) 平3-100972

(9) Int. Cl. 5

識別記号 庁内整理番号

@公開 平成3年(1991)4月25日

G 11 B 20/10

351 Z

7923-5D

塞香請求 未請求 請求項の数 1 (全6頁)

公発明の名称 同期信号検出方法

②特 頤 平1-234573

②出 願 平1(1989)9月12日

東京都渋谷区幡ケ谷2丁目43番2号 オリンパス光学工業

株式会社内

⑪出 顋 人 オリンパス光学工業株

東京都渋谷区幡ケ谷2丁目43番2号

式会社

爬代理人 弁理士 杉村 暁秀 外5名

明 細 書

1. 発明の名称 同期信号検出方法

2.特許請求の範囲

1. 記録媒体の所望のアドレスのトラックに対してデータの記録再生を行うために、アドレス情報を有するID部に、アドレス情報の同期のタイミング毎に書き込まれた同期パターンからなる同期信号を読み取って、アドレス情報を再生するための同期検出信号を生成するにあたり、

該同期検出信号を生成する際の基準を、デーク再生時およびシークの途中に前記ID部を読み出す場合よりも、データ記録時に前記ID部を読み出す場合に厳しくすることを特徴とする同期信号検出方法。

3. 発明の詳細な説明

〔産築上の利用分野〕

この発明は、光カード、磁気ディスク等の記録 媒体の所望のアドレスのトラックに対してデータ の記録再生を行うために、アドレス情報を有する ID部に、アドレス情報の同期のタイミング毎に書き込まれた同期パターンからなる同期信号を読み取って、アドレス情報を再生するための同期検出信号を生成する同期信号検出方法に関する。 (従来の技術)

て構成されるが、この例ではトラックアドレスの 信頼性を上げるために、両端のID部3a,3b におい てそれぞれID6a,6b を同期信号7a,7b と共に三重 書きするようにしている。

このようなトラックフォーマットに対してデータの記録再生を行うにあたっては、ID部3aまたは3bを読み取って目的トラックをシークする必要があるが、従来の同期信号検出方法にあっては、データを再生する場合、シークの途中およびデータを記録する場合に関係なく、常に同一基準で同期信号7a.7b からID6a.6b のトラックアドレスを再生するための同期検出信号を得るようにしている。(発明が解決しようとする課題)

しかしながら、上述した従来の同期信号検出方法にあっては、同期信号7a,7b から同期検出信号を生成する基準を常に同一としているため、以下に説明するような問題がある。

すなわち、記録媒体に記録されたデータを再生 する場合や、シークの途中においては、エラーレ ートが高い場合でも可能な限りID部3a,3b を読み

取ってトラックアドレスを知る必要がある。しか し、ID部3a.3b は通常プリフォーマットされ、そ の信頼性は記録媒体製造時における初期欠陥によ り低下すると共に、記録媒体の経年変化によって さらに低下する。このため、記録媒体にデータを 記録する場合のID部3a,3b の統み出しにおける同 期検出信号の生成基準を、上記のデータを再生す る場合や、シークの途中における場合と同一とす ると、エラーレートの高いID部3a,3b を含むトラ ックにもデータを書き込むことになる。このよう に、エラーレートの高いID部3a,3b を含むトラッ クにデータを書き込むと、後にそのデータを再生 するときに、経年変化により同期検出信号が生成 できなくなってトラックアドレスが読めなくなり、 結果的にそのデータが再生できなくなって、記録 データの信頼性が低下するという問題がある。

この発明は、このような従来の問題点に着目してなされたもので、データを記録するにあたって、信頼性の低い同期信号を含むID部を有するトラックを予め排除でき、これによりトラックに記録さ

れたデータの信頼性を向上できる同期信号検出方 法を提供することを目的とする。

(課題を解決するための手段および作用)

上記目的を達成するため、この発明では、記録媒体の所望のアドレスのトラックに対してデータの記録再生を行うために、アドレス情報を有するは、アドレス情報の同期のタイミング毎にはあるに、アドレス情報を再生するための同期信号を読み出するため、データの記録である。基準を、データ再生時およびシークの記録時に前記ID部を読み出す場合に厳しくする。

このように、ID部に書き込まれた同期信号を読み取って、該ID部に書き込まれたアドレス情報を再生するための同期検出信号を生成する際の基準を、データ再生時およびシークの途中におけるよりも、データ記録時において厳しくすれば、データ記録時において同期信号を構成する同期パターンのプリフォーマット状態を厳しくチェックする

ことができ、これにより同期パターンの信頼性の高いトラックにのみデータを記録することができるので、記録データの信頼性を高めることができる。

(実施例)

第1図はこの発明を実施する光カード記録再生装置の一例の構成を示すものである。この実施例では、光カード11をトラック方向に、光学ヘッド21をトラックと直交する方向に移動させてデータの記録再生を行う。

光カード11は、第5図に示したと同様に、カード長手方向に延在するトラックをカード幅方向に 平行に複数本形成して成ると共に、その各トラックのトラックフォーマットも第6図と同様であるが、この実施例ではiD部3a,3bにおいてID6a,6bに記録されているトラックアドレスを再生するためのバイト同期をとる同期信号7a,7bを、それぞれ第2図に示すように連続して記録した2種類の異なる同期パターン12a,12bをもって構成する。

第1図において、光カード11はブーリ22a,22b

間に掛け渡した機送ベルト23の所定の位置に装着され、モータ駆動回路24によるモータ25の駆動によって、光カード11のトラック方向に往復機送される。

光学へッド21は、レーザダイオード21aからの書き込みまたは読み取り光を光学系21bを介して光カード11上に投射し、その反射光をディテクタ21cに入射させるように構成されている。ディテクタ21cの出力はデータ信号に変換されてコントローラ27に供給される。また、ディテクタ21cの出力はフォーカス・トラックサーボ回路28にもの出力はフォーカスエラー信号およびトラッド21をフォーカスおよびトラッキング方向に駆動して、光カード11のトラックに入射光が常に合魚状態で追従するように制御される。

コントローラ27は、レーザ駆動回路29、モータ・駆動回路24、フォーカス・トラックサーボ回路28、データ復興回路26およびエラー訂正回路30を制御

し、データ記録時においては、ホストコンピュータ(図示せず)からのデータをエラー訂正符号化し、さらに変調を実行し、光カード11の所望のトラックに書き込むように動作する。また、データ再生時においては、光カード11の所望のトラックのデータを読み取り、復調を実行し、エラー訂正を施した再生データをホストコンピュータへ伝送するように動作する。

エラー訂正回路30は、RAM30a、符号化・復号回路30b およびインターリーブアドレス生成回路30cを有する。データ記録時においては、先ずホストコンピュータからのデータがコントローラ27を通じてRAM30aに一旦格納され、その後インターリープアドレス生成回路30cで生成されたインターリープアドレスに従ってRAM30aからエラー訂正符号化に適合した順序でデータが読み出されて符号化・復号回路30bに供給され、ここでエラー訂正符号化が値された後再びRAM30aに格納される。以上の処理をRAM30a内の全てのデータについて行った後、データは再度コントローラ27に送り出されて、

エラー訂正符号化が終了する。また、データ再生時においては、データ記録時と同様な順序でエラー訂正が行われる。すなわち、先ずコントローラ 27内で復調された読み出しデータはRAM30aに一旦格納され、その後インターリーブアドレス生成回路30cで生成されたインターリーブアドレスに従ってRAM30aからエラー訂正に適した順序でデータが読み出されて符号化・復号回路30bに供給され、ここでエラー訂正が実行された後再びRAM30aに格納される。以上の処理をRAM30a内の全てのデータに送り出されて、復号が終了する。

次に、データ復調回路26について説明する。

第3図はデータ復興回路26の構成を示すもので、再生アンプ31、パターン検出回路32、33、PLL回路34、同期信号判定回路35および復興回路36を具える。ディテクタ21cの出力は、再生アンプ31に供給して2値化信号に変換し、これをパターン検出回路32、33、PLL回路34および復興回路36にそれぞれ供給する。パターン検出回路32は、再生ア

ンプ31からの2値化信号に基づいて第2図に示した同期信号7a(7b)を構成する2種類の同期パターンのうちの一方の同期パターン12aを検出し、そのパターン検出信号を同期信号判定回路35に供給するようにする。同様に、パターン検出回路33は、再生アンプ31からの2値化信号に基づいて他当に関係を開発に対し、そのパターン検出信号を同期信号判定回路35に供給するようにする。また、PLL 回路34は再生アンプ31からの2値化信号に基づいて、核2値化信号にピット同期したクロック信号を生成し、これを復調回路36に供給するようにする。

同期信号判定回路35は、第4図に示すように、OR回路37、AND 回路38およびセレクタ39をもって構成し、OR回路37およびAND 回路38にパターン検出回路32、33からのパターン検出信号を供給する。これらOR回路37およびAND 回路38の出力はセレクタ39に供給し、該セレクタ39においてコントローラ27からの読み出しモード切り換え信号に基づいてOR回路37およびAND 回路38の出力の一方を選択

し、その選択した出力を同期検出信号として復調回路36に供給するようにする。この実施例では、モード切り換え信号により、データ再生時およびシーク途中にID部3a(3b)を読み出す場合は08回路37の出力を選択し、データ記録時にID部3a(3b)を読み出す場合はAND回路38の出力を選択するようにする。

このようにして、復調回路36において、同期信号判定回路35からの同期検出信号に基づいてバイト同期を取りながら、PLL 回路34からのクロック信号に同期して再生アンプ31からの2値化信号から106a(6b)に書き込まれているトラックアドレスを読み取り、その読み出しデータ信号をコントローラ27に供給するようにする。

このようにすれば、データ再生時およびシークの途中に10部3a(3b)を読み出す場合は、同期パターン12a,12bの内の何れか一方または双方が検出されれば同期検出信号が出力され、またデータ記録時に10部3a(3b)を読み出す場合は、同期パターン12a,12bの双方が検出されたときのみ同期検出

期検出信号を得る方法に限らず、その他の方法で区別して同期検出信号を得ることもできる。例えば、同期パターンが3個の場合には、アーク途中においては、3個の同期信号が検出できたと判定においては、3個の内の何れか2個の同期パターンが検出されたときしていては、3個の内期信号が、またデータ記録時においては、3個の内の間期パターンが検出されたとき同期にようにすることができる。

 信号が出力されることになるので、データ記録時にID部3a(3b)を読み出す場合の同期信号7a(7b)のプリフォーマット状態のチェックを、データ再生時およびシークの途中にID部3a,3b を読み出す場合よりも厳しくすることができ、これにより信頼性の低い同期信号7a(7b)を含んだID部3a(3b)を有するトラックを予め排除でき、トラックに記録されたデータの信頼性を向上することができる。

なお、この発明は上述した実施例にのみ限定されるものではなく、幾多の変更または変形が可能である。例えば、上述した実施例では、同期信号を種類の異なる同期パターンをもって構成したが、同一の同期パターンを単純に並べて構成する場合でもこの発明を有効に適用することができる。

また、同期信号を構成する同期パターンの数も 2個に限らず、3個以上とすることもできると共 に、この場合においては上述した実施例のように 単にOR回路およびAND 回路を用いて、データ再生 時およびシーク途中にID部を読み出す場合と、デ ータ記録時にID部を読み出す場合とで区別して同

できる.

また、この発明は光カードに限らず、光ディスク、磁気ディスク、光磁気ディスク等の他の記録 媒体における同期信号の検出にも有効に適用する ことができる。

(発明の効果)

以上のように、この発明によれば、ID部の同期 信号を読み取って、該ID部のアドレス情報を再生 するための同期検出信号を生成する際の知定基準 を、データ再生時およびシークの途中にID部を読み出す場合よりも、データ記録時にID部を読み出す場合に厳しくしたので、データ記録時において同期パターンのプリフォーマット状態を厳しくチェックでき、これにデータを記録することができ、記録データの信頼性を高めることができる。

4. 図面の簡単な説明

第1図はこの発明を実施する光カード記録再生 装置の一例の構成を示す図、

第2図は第1図に示す光カードのID部の同期信

特開平3-100972(5) 35·····同期信号判定回路

37----OR回路

39…セレクタ

号の一例の相	#成を示す図、
--------	---------

第3図は第1図に示すデータ復調回路の一例の 構成を示す図、

第4図は第3図に示す同期信号判定回路の一例の構成を示す図、

第5図および第6図は従来の技術を説明するための図である。

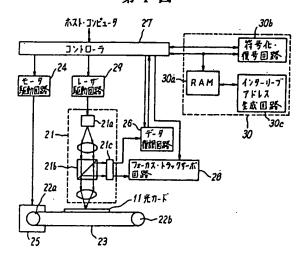
2トラック	3a,3bID部	特許	出頭	I A	オリン	ノパス光台	学工業株式	化会计
6a,6bID	7a,7b同期信号					,		
11…光カード	· 12a.12b ·····同期パターン	代 理	人弁玛	I ±	杉	村	暁	秀
21…光学ヘッド	21a …レーザダイオード							
21b光学系	21cディテクタ	同	弁 玛	ŧ ±	杉	村	興	作
22a,22bプーリ	23 漿送ベルト							
24…モータ駆動回路	25モータ	同	弁 理	I ±	佐	13	安	德
26…データ復調回路	27…コントローラ							
28フォーカス・トラッ:	クサーボ回路	同	弁 理	±	富	Ħ		典
29…ルーザ駆動回路	30…エラー訂正回路							
30aRAM	30b ····符号化·復号回路	周	弁 理	±	梅	本	政	夫
30cインターリーブア	ドレス生成回路		•					
31再生アンプ	32,33 …パターン検出回路	同	弁 理	±	仁	र्यः		孝

34----PLL 回路

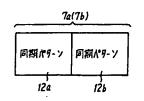
36----復調回路

38----AND 回路

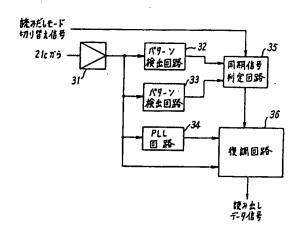
第上図



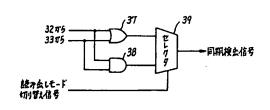
第 2 図



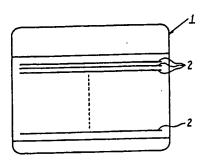
第3図



第4 図







第6図

